

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 09062226 A

(43) Date of publication of application: 07.03.97

(51) Int. Cl

G09G 3/28

(21) Application number: 07218416

(71) Applicant: NEC CORP

(22) Date of filing: 28.08.95

(72) Inventor: OBA MASATAKA

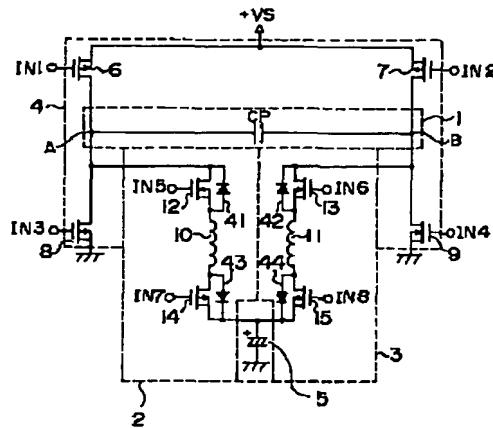
(54) DRIVING CIRCUIT OF DISPLAY PANEL

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a driving circuit by which electric power-saving can be attained by reducing reactive electric power of panel capacity at charge-discharge time and which is realized in the small driving input number and by which a loss of electric power consumption is reduced when a plasma display panel is driven.

SOLUTION: Two charge-discharge circuit parts 2 and 3 by combining a coil, an FET switch and an electric power recovering capacitor 5 with each other and a voltage clamp part 4 having four FET switches 6, 7, 8 and 9 connected to both ends of panel capacity CP, are provided on one end of the capacity (the panel capacity) CP between scanning and maintaining electrodes of a plasma display panel 1, and charge-discharge of the panel capacity CP is repeated by controlling an FET switch driving by an input driving pulse from input terminals IN1 to 8.

COPYRIGHT: (C)1997,JPO



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-62226

(43)公開日 平成9年(1997)3月7日

(51)Int.Cl.⁶
G 0 9 G 3/28

識別記号
4237-5H

F I
G 0 9 G 3/28

技術表示箇所
J

審査請求 有 請求項の数 5 O L (全 9 頁)

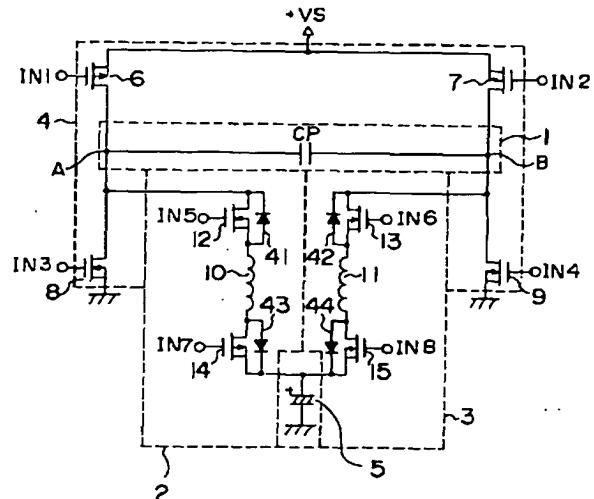
(21)出願番号	特願平7-218416	(71)出願人	000004237 日本電気株式会社 東京都港区芝五丁目7番1号
(22)出願日	平成7年(1995)8月28日	(72)発明者	大場 雅高 東京都港区芝五丁目7番1号 日本電気株式会社内
		(74)代理人	弁理士 後藤 洋介 (外2名)

(54)【発明の名称】 表示パネルの駆動回路

(57)【要約】

【課題】 プラズマディスプレイパネルの駆動にあたり、パネル1の容量CPの充放電時の無効電力を削減して省電力化を図るとともに、少ない駆動入力数で実現し、かつ消費電力損失の少ない駆動回路を提供することにある。

【解決手段】 プラズマディスプレイパネル1の走査・維持電極間容量(パネル容量)CPの一端に、コイルおよびFETスイッチおよび電力回収用コンデンサ5を組み合わせた2つの充放電回路部2, 3と、パネル容量CPの両端に接続される4個のFETスイッチ6, 7, 8, 9を備えた電圧クランプ部4とを有し、入力端子IN1～8からの入力駆動パルスでFETスイッチ駆動の制御することによりパネル容量CPの充放電を繰り返す。



【特許請求の範囲】

【請求項1】 表示パネルの電極に印加するパルスを発生すると共に、前記表示パネルの一方の電極に接続され、前記表示パネルの電極間静電容量に等価的に接続され、前記表示パネルの電極間静電容量の充放電時に共振電流を発生させる第1の充放電回路部と、前記表示パネルの他方の電極に接続され、前記表示パネルの電極間静電容量に等価的に接続され、前記表示パネルの電極間静電容量の充放電時に共振電流を発生させる第2の充放電回路部と、前記表示パネルの一方の電極および他方の電極に接続されて前記表示パネルの電極を一定の電位に保つ電圧クランプ部と、共通接続された前記第1の充放電回路部の他端と前記第2の充放電回路部の他端に接続される電力回収用のコンデンサとからなることを特徴とする表示パネルの駆動回路。

【請求項2】 前記第1の充放電回路部が、前記表示パネルのパネル容量の充放電時に共振電流を発生するコイルと、それぞれパネル容量の充電時および放電時における共振電流を独立に制御するNチャンネルのFETスイッチおよびPチャンネルのFETスイッチとからなることを特徴とする請求項1記載の表示パネルの駆動回路。

【請求項3】 前記第2の充放電回路部が、前記表示パネルのパネル容量の充放電時に共振電流を発生するコイルと、それぞれパネル容量の充電時および放電時における共振電流のそれぞれを独立に制御するNチャンネルのFETスイッチおよびPチャンネルのFETスイッチとからなることを特徴とする請求項2記載の表示パネルの駆動回路。

【請求項4】 前記第1の充放電回路部のPチャンネルのFETスイッチと前記第2の充放電回路部のPチャンネルのFETスイッチとが共通接続されていてこれら端子に前記電力回収用のコンデンサが共通接続されていることを特徴とする請求項3記載の表示パネルの駆動回路。

【請求項5】 前記電圧クランプ部が前記表示パネルのパネル容量の両端と電源線および接地線間に接続される第1および第2のNチャンネルのFETスイッチ並びに第1および第2のPチャンネルのFETスイッチを有して構成されていることを特徴とする請求項1乃至4記載の表示パネルの駆動回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、パーソナルコンピュータやオフィスワークステーションあるいは壁掛けテレビ等に用いられる平面型の表示パネルの駆動回路に関する。

【0002】

【従来の技術】 本発明は、EL(エレクトロルミネッセンス)パネルやDC型ないしAC型プラズマディスプレイパネルの駆動に用いることができる。ここでは、AC

型プラズマディスプレイパネルを例にとり説明する。

【0003】 従来、かかるプラズマディスプレイパネルは、絶縁基板間に走査電極や列電極等を格子状に配置し、各交点に画素領域を形成することにより構成される。

【0004】 図4(a)、(b)はそれぞれかかる従来の一例を説明するためのプラズマディスプレイパネルの平面図およびX-X'線断面図である。図4(a)、(b)に示すように、従来のプラズマディスプレイパネル20は、共にガラス材によりなる第一の絶縁基板21および第二の絶縁基板22と、第一の絶縁基板21上に交互に形成された透明な維持電極16aおよび透明な走査電極16b並びにこれら維持電極16a、走査電極16b上に形成され且つこれら両電極16a、16bに十分な電流を供給するための金属電極16cと、これら維持電極16a乃至金属電極16cに直交配置するように第二の絶縁基板22上に形成された列電極17と、維持電極16a、走査電極16bおよび金属電極16cを覆う絶縁層23aと、列電極17を覆う絶縁層23bと、He、Xe等の放電ガスを充填する放電ガス空間26を確保するとともに画素19を区切る隔壁18と、第二の絶縁基板22の絶縁層23b上に形成され且つ放電ガスの放電により発生する紫外線を可視光に変換する蛍光体24と、第一の絶縁基板21上の絶縁層23a上に形成され、且つこの絶縁層23aを放電より保護するためのMgO等よりなる保護層25とで構成される。このパネル20において、縦および横の隔壁18で囲まれた区画が画素19となり、この画素19毎に蛍光体24を3色に塗り分ければ、カラー表示のプラズマディスプレイが得られる。尚、図5(b)において、ディスプレイの表示方向は、上面あるいは下面のいずれでも可能であるが、この例の場合は下面の方が好ましい。

【0005】 図5は図4(a)、(b)における電極配置に着目したプラズマディスプレイパネルの平面図である。図5に示すように、プラズマディスプレイパネル20の電極のみに着目すると、第一の電極基板21と第二の絶縁基板22間に維持電極(C₁、C₂…、C_n)16a、走査電極(S₁、S₂…、S_n)16bと列電極(D₁、…、C_{n-1}およびD₂、…、D_n)17とが画素19を形成する位置で交叉している。しかも、これら第一の絶縁基板21と第二の絶縁基板22は、張り合わせることによりシール部27を形成する。このシール部27は内部に放電ガスを封入し、気密にシールされる。

【0006】 かかるプラズマディスプレイパネルを駆動するときは、走査電極16bに走査パルスを印加し、列電極17に同じタイミングでデータパルスを印加して書き込みを放電を行わせると、その後は隣あう維持電極(例えばC₁)16aと走査電極(例えばS₁)16bの間に交互に印加する維持パルスにより維持放電が持続される。このとき、放電ガスにより紫外光が放出され、

これにより蛍光体【図4(b)の24】が刺激されて可視光を放出するので、所望の表示発光が行われる。逆に、放電を停止するには、維持パルスよりも電圧が低いかパルス幅の極端に狭い消去パルスを維持電極16aと走査電極16bの間に印加するだけでよい。

【0007】しかしながら、AC型プラズマディスプレイパネルは、面放電電極間および対向放電電極間共に誘電体層が存在するので、コンデンサを形成してしまう。すなわち、かかるパネルはエレクトロルミネセンス(EL)パネルほどではないが、大きな容量を持つことになる。このような電極に維持パルスを印加すると、電極間容量を充放電させる際、パネル容量値 C_p 、電源電圧を V_S としたとき、電源から供給されるエネルギー P は以下に示す数1のようになる。

【0008】

【数1】

$$P = C_p \times V_S^2$$

となる。従って、立ち上がり時に電源より供給されるエネルギー P は、抵抗での損失分 $[(1/2)C_p \times V_S^2]$ と、パネル容量値 C_p に充電される分の $[(1/2)C_p \times V_S^2]$ との和になる。また、立ち下がり時にパネル容量より放電されるエネルギーは、抵抗での損失分 $[(1/2)C_p \times V_S^2]$ となる。通常の駆動回路では、電源から供給されたエネルギー P は、前記数1で表されるが、1パルス毎にすべてスイッチング素子の抵抗分やパネルの抵抗分で消費、すなわち損失されることになり、表示のためのガス放電には全く関与していない。この放電に関与しないでパネル容量値 C_p の充放電時に消費される無効電力 P' は、 $P' = P \times f = C_p \times V_S^2 \times f$ となる。尚、ここで f は実駆動時の駆動周波数である。

【0009】このため、大型パネルの駆動にあたっては、パネルサイズの増加と共にパネル容量値 C_p が増加し、駆動周波数 f も高くなるので、無効電力損失も大きくなる。その結果、全体の消費電力の増大が小型パネルの場合と比較して無視できないものとなる。また、大型パネルでは負荷容量の、より大きな電源が必要になり、電源回路自体も大きくなってしまう。従って、大型パネルになればなる程、消費電力を削減できるプラズマディスプレイパネル電極の駆動回路を採用すれば、その効果が大きいことになる。

【0010】かかる消費電力を削減したプラズマディスプレイパネル電極の駆動回路は、例えば特公昭56-30730号公報、特開昭62-192798号公報あるいは特開昭63-101897号公報等に開示されている。

【0011】図6はかかる従来の一例を示すプラズマディスプレイパネルの駆動回路図である。図6に示すように、この駆動回路は、走査電極側駆動回路部37と、こ

の走査電極側駆動回路部37と同一構成の維持電極側駆動回路部38とからなり、双方の回路部37, 38はパネル電極間容量39により結合される。ここでは、走査電極側駆動回路部37を代表して回路構成およびその動作を説明する。

【0012】まず、走査電極側駆動回路部37はパネルの走査電極【C点】(維持電極側駆動回路部38の時は維持電極【D点】)にコイル34を接続し、そのコイル34の両端に4個のFETスイッチ30, 32, 35, 36を維持するとともに、2個のFETスイッチ30, 32の一端には電力回収用コンデンサ29を共通接続した構成である。尚、38, 31, 33は逆電流阻止用ダイオードであり、45, 46はFETスイッチ30, 32の寄生ダイオードを表したものである。

【0013】この走査電極側駆動回路部37においては、コイル34とパネル容量39ことで直列共振を起こさせることにより共振周期の1/2の期間にパネル容量39の電荷を充放電させる。一方、電力回収用コンデンサ29にパネル容量39が充電される電圧 V_S の約1/2の電圧を外部から印加して、1回の走査電極パルス(維持電極側駆動回路部38の時は維持電極パルス)でパネル容量39への充放電に使用したエネルギーをコンデンサ29に回収(電力回収)させることにより、次の走査電極パルスでパネル容量39の充電に使用し、電圧 V_S の電源線から新たに供給される電力を削減させる。

【0014】図7は従来のパネル駆動を説明するためのパルス波形図である。図7に示すように、波形 V_{CP} (C)は前述した図6の走査電極パルスであり、IN9, IN10, IN11, 及びIN12は、それぞれFETスイッチ30, FETスイッチ35, FETスイッチ32, FETスイッチ36を駆動するための入力駆動パルスが入力される入力端子である。

【0015】波形 V_{CP} (D)は同様に図7の維持電極側駆動回路部38におけるD点での維持電極パルスを表し、IN13, IN14, IN15, 及びIN16は、それぞれ図6のD点側の維持電極パルスを駆動するための維持電極側駆動回路部38を構成する4個のFETスイッチを駆動するための入力駆動パルスが入力される入力端子である。IL(C)及びIL(D)はパネルを充電する方向を正としたときにコイル34等を流れる電流波形である。波形 V_{CP} (D) - V_{CP} (C)は、面放電電極間の動作がわかりやすいように、維持電極-走査電極の合成波形を示したものである。この波形が両電極間でみた維持パルス波形である。

【0016】上述した走査電極側駆動回路部37のパネル容量39における1サイクルでの電力損失 P' は、走査電極パルスC(あるいは維持電極パルスD)の立ち上がり時間を t_r 、駆動回路37のスイッチング素子30または32の抵抗分やダイオード31, 33の順方向降

下による抵抗分とパネルの抵抗分の直列抵抗をR、コイル34のインダクタンス値をしとすると、以下に示す数2が成り立つ。

【0017】

【数2】

$$P' = \left((t_r \times R) / (4 \times L) \right) C_p \times V_s^2$$

このため、上述した電力回収を行わない前記数1の回路と比較すると、 $(t_r \times R) / (4 \times L)$ 分だけ電力損失が少ないことが分かる。

【0018】また、各パルスの立ち上がり時間 t_r 、立

$$P' = (\pi / 4) \times R \times \left((C_p / L)^{1/2} \right) \times C_p \times V_s^2$$

従って、コイル34のインダクタンス値Lが大きい程、また抵抗分Rが少ない程、損失が少ないとなる。

【0021】

【発明が解決しようとする課題】上述した従来のプラスマディスプレイパネルの駆動回路は、共通維持電極用と走査電極用の2回路が必要である。このため、図6に示すように、走査側電極パルスCを駆動するために入力端子IN9～入力端子IN12にそれぞれ入力される4個の入力駆動パルス、共通維持電極パルスDを駆動するために入力端子IN13～入力端子IN16にそれぞれ入力される4個の入力駆動パルスが必要である。また、走査側電極パルスCと共通維持電極パルスDは互いに半周期位相をずらせて駆動しているため、入力端子IN9～入力端子IN12にそれぞれ入力される4個の入力駆動パルスと入力端子IN13～入力端子IN16に入力される4個の入力駆動パルスは、別々の回路で作成されることになり、入力駆動パルス数が多かった。

【0022】また、この回路では、回收回路にダイオードD31, D33が存在するため、前記ダイオードの順方向降下が抵抗成分として存在し、それが上述の数4の中の直列抵抗Rに加わり消費電力の損失となる。

【0023】本発明の課題は、上記の問題点を解決し、より簡単な回路構成として部品点数を減らすとともに消費電力の損失が少ない、電力回収を行う表示パネルの駆動回路を提供することにある。

【0024】

【課題を解決するための手段】本発明によれば、表示パネルの電極に印加するパルスを発生すると共に、前記表示パネルの一方の電極に接続され、前記表示パネルの電極間静電容量に等価的に接続され、前記表示パネルの電極間静電容量の充放電時に共振電流を発生させる第1の充放電回路部と、前記表示パネルの他方の電極に接続され、前記表示パネルの電極間静電容量に等価的に接続され、前記表示パネルの電極間静電容量の充放電時に共振電流を発生させる第2の充放電回路部と、前記表示パネルの電極を一定の電位に保つ電圧クランプ部と、共

ち下がり時間 t_f とコイル34のインダクタンス値しとパネル容量39の容量値 C_p との間には、以下の数3に示すような関係がある。

【0019】

【数3】

$$t_r = t_f = \pi \times (L \times C_p)^{1/2}$$

前記数3を前記数2に代入すると、以下に示す数4が得られる。

【0020】

【数4】

通接続された前記第1の充放電回路部の他端と前記第2の充放電回路部の他端に接続される電力回収用のコンデンサとからなることを特徴とする表示装置の駆動回路が得られる。

【0025】さらに、本発明によれば、前記第1の充放電回路部が、前記表示パネルのパネル容量の充放電時に共振電流を発生するコイルと、それぞれパネル容量の充電時および放電時における共振電流を独立に制御するNチャンネルのFETスイッチおよびPチャンネルのFETスイッチとからなることを特徴とする表示装置の駆動回路が得られる。

【0026】さらに、本発明によれば、前記第2の充放電回路部が、前記表示パネルのパネル容量の充放電時に共振電流を発生するコイルと、それぞれパネル容量の充電時および放電時における共振電流のそれぞれを独立に制御するNチャンネルのFETスイッチおよびPチャンネルのFETスイッチとからなることを特徴とする表示装置の駆動回路が得られる。

【0027】さらに、本発明によれば、前記第1の充放電回路部のPチャンネルのFETスイッチと前記第2の充放電回路部のPチャンネルのFETスイッチとが共通接続されていてこれら端子に前記電力回収用のコンデンサが共通接続されていることを特徴とする表示装置の駆動回路が得られる。

【0028】さらに、本発明によれば、前記電圧クランプ部が前記表示パネルのパネル容量の両端と電源線および接地線間に接続される第1および第2のNチャンネルのFETスイッチ並びに第1および第2のPチャンネルのFETスイッチを有して構成されていることを特徴とする表示装置の駆動回路が得られる。

【0029】

【作用】本発明は、コイルおよびFETスイッチで構成される回路の一端をパネル容量の一端の電極に接続して、第1の直列共振回路を形成し、もう一つのコイルおよびFETスイッチで構成される回路の一端をパネル容量の他端の電極に接続して、第2の直列共振回路を形成し、第1の直列共振回路と第2の直列共振回路のパネル

容量に接続してない両回路の他端を共通接続し、この地点と対接地間に回収用のコンデンサを接続し、さらに、パネル容量の両端に電源線あるいは接地線に接続された4個のスイッチを接続する。このパネル容量の充放電の度に第1の直列共振回路と第2の直列共振回路と4個のスイッチの組み合わせにより共振を起こさせ、パネルの充電に使用した電荷は、回収コンデンサに回収され、次の充放電に使用する。このようにすると電源線から供給されるパネルの充放電電力が減るので、駆動に要する消費電力を少なくできる。

【0030】また、第1の直列共振回路を形成するコイルの両端の2個のFETスイッチは同一タイミングで動作し、第2の直列共振回路を形成するコイルの両端の2個のFETスイッチも、同一タイミングで動作しているので、合計6個の入力駆動パルスですむことになり、従来の駆動回路が両電極用に計8個の入力駆動パルスが必要であったことと比較すると2個少ないので、駆動回路規模が小さくなる。

【0031】加えて、回収回路の経路にダイオードが存在しないため、順方向降下の抵抗成分による消費電力損失が少なくてすむ。

【0032】

【発明の実施の形態】次に、本発明の実施例について図面を参照して説明する。図1は本発明の一実施例を示すプラズマディスプレイパネルの駆動回路である。図1に示すように、本実施例はプラズマディスプレイパネル1の走査電極と維持電極間に接続されてこれら電極に印加するパルスを発生すると共に、これら電極間の静電容量であるパネル容量CPに等価的に直列接続された第1の充放電回路部2と第2の充放電回路部3と、走査電極および維持電極に接続させてこれらの電極を一定の電位に保つ電圧クランプ部4とを含んでいる。

【0033】このうち、第1の充放電回路部2はパネル1の電極間容量CPの一端に接続され、このパネル容量CPの充放電時に共振電流を発生するコイル10と、それぞれパネル容量CPの充電時または放電時における共振電流を独立に制御するNチャンネルのFETスイッチ12およびPチャンネルのFETスイッチ14とを直列接続して構成されている。

【0034】第2の充放電回路部3はパネル1の電極間容量CPの他端に接続され、このパネル容量CPの充放電時に共振電流を発生するコイル11と、それぞれパネル容量CPの充電時または放電時における共振電流を独立に制御するNチャンネルのFETスイッチ13およびPチャンネルのFETスイッチ15とを直列接続して構成されている。

【0035】ここで第1の充放電回路2のPチャンネルのFETスイッチ14のソース端子と第2の充放電回路3のPチャンネルのFETスイッチ15のソース端子は共通接続されていて、またこの端子に電力回収用コンデ

ンサルも共通接続されている。

【0036】尚、FETスイッチ12, 13, 14, 15のドレイン端子とソース端子の間にそれぞれ接続されているダイオード41, 42, 43, 44はFETの寄生ダイオードをあらわしている。

【0037】一方、電圧クランプ部4は、パネル容量CPの両端と電源線（即ち、電源電圧VS）および接地線間に接続される4つのFETスイッチ6～9から構成されている。また、FETスイッチ6, 8およびFETスイッチ7, 9は共にCMOS型回路構成のPチャンネルFETおよびNチャンネルFETを用い、FETスイッチ6～9は、それぞれ入力端子IN1～IN4に入力され、各ゲートに供給される異なるスイッチ駆動のための入力駆動パルスで制御される。この電圧クランプ部4は容量CPの端子電圧を電源電圧VSおよび接地線にクランプする機能を備えている。

【0038】図2は、この駆動回路における処理信号（駆動電圧）およびその電流（駆動電流）の波形をタイミングチャートにより示したものである。ここでは、上述したスイッチFET6, 7, 8, 9のゲート入力信号による動作を表す波形と、パネル容量CPの走査電極側の波形Vcp(A)、維持電極側の波形Vcp(B)と、プラスマディスプレイパネルを充電する方向を正とした場合のコイル10, 11に流れる電流IL1, IL2の波形とを示している。なお、8個のスイッチを駆動するための入力端子IN1～IN8に入力される入力駆動パルスについてみると、入力端子IN5に入力される入力駆動パルス(IN5)と入力端子IN7に入力される入力駆動パルス(IN7)、入力端子IN6に入力される入力駆動パルス(IN6)と入力端子IN8に入力される入力駆動パルス(IN8)は互いに反転した信号であるため、インバータを用いることにより6種類の入力波形があればよい。

【0039】具体的にいえば、入力端子IN1に入力される入力駆動パルス(IN1)がFETスイッチ6のゲート・ソース間電圧として供給されると、期間aでオンし、その他の期間b, c, d, e, fでオフとなる。また、入力端子IN2に入力される入力駆動パルス(IN2)がFETスイッチ7のゲート・ソース間電圧として供給されると、期間dでオンし、その他の期間a, b, c, e, fでオフとなる。同様に、入力端子IN3に入力される入力駆動パルス(IN3)がFETスイッチ8のゲート・ソース間電圧として供給されると、期間eでオンし、その他の期間a, b, fでオフとなる。同様に、入力端子IN4に入力される入力駆動パルス(IN4)がFETスイッチ9のゲート・ソース間電圧として供給されると、期間a, b, fでオンし、その他の期間c, d, eでオフとなる。一方、入力駆動パルス(IN5)及び入力駆動パルス(IN7)がそれぞれFETスイッチ12及びFETスイッチ14のゲート・

ソート間電圧として供給されると、期間b, fでオンし、その他の期間a, c, d, eでオフとなり、また、入力駆動パルス (IN6) 及び入力駆動パルス (IN8) がそれぞれFETスイッチ13及びFETスイッチ15のゲート・ソート間電圧として供給されると、期間c, eでオンし、その他の期間a, b, d, fでオフとなる。

【0040】このパネル駆動の1周期は、期間aから期間fまでである。以下、図3を用いてクランプ動作を具体的に説明する。

【0041】図3(a)～(f)はそれぞれ図2における各期間の回路動作説明図である。まず、図3(a)に示すように、期間aにおいて、FETスイッチ6, 9が閉じられているので、パネル容量CPは電源(VS)と接地間に接続されているので、図示の極性で充電電流ICが流れ、パネル容量CPに電荷が充電される。従つて、A点での走査電極パルスVcp(A)は、電源電圧VSにクランプされ、B点での維持電極パルスVcp(B)は、接地されている。なお、FETスイッチ7, 8, 12, 13, 14, 15は開放状態であり、以下同様に特に説明しないFETスイッチは、開放されているものとする。

【0042】次に、図3(b)に示すように、期間bではFETスイッチ6を開き、所定の時間の経過後にFETスイッチ12, 14を閉じると、パネル容量CPに蓄えられた電荷はコイル10を通り、電力回収用コンデンサ11に向かって放電電流を流す。このとき、コイル10には逆起電力が発生して電流(共振電流)IL1が流れ、電力回収用コンデンサ11に電荷が蓄えられる。

【0043】なお、パネル容量CPのA点の電位Vcp(A)は下がり、この後にパネル容量部を流れる電流は零に達する。

【0044】次に、図3(c)に示すように、期間cではパネル容量CPのA点の電位Vcp(A)が最低値になるときにFETスイッチ9, 12, 14を開き、FETスイッチ8を閉じる。FETスイッチ8を閉じることにより、パネル容量CPのA点の電位Vcp(A)は零電位にクランプされる。所定の時間の経過後にFETスイッチ13, 15を閉じると、電力回収用コンデンサ11に蓄えられた電荷はコイル11を通してパネル容量CPに向かって流れる。このときコイル11の逆起電力により、共振電流IL2が流れ、パネル容量CPが充電される。このとき、パネル容量CPを流れる電流が零に達すると、パネル容量CPのB点での電位Vcp(B)は、電源電圧VS付近まで上昇する。

【0045】次に、図3(c)に示すように、期間dではFETスイッチ13, 15を開き、FETスイッチ7が閉じられるので、パネル容量CPは再び、電源(VS)と接地間に接続されているので、図示の極性で充電電流ICが流れ、パネル容量CPに電荷が充電される。

従つて、B点での走査電極パルスVcp(B)は電源電圧VSにクランプされ、A点での維持電極パルスVcp(A)は、接地されている。

【0046】次に、図3(e)に示すように、期間eではスイッチ7を開き、所定の時間の経過後にFETスイッチ13, 15を閉じると、パネル容量CPに蓄えられた電荷はコイル11を通り、電力回収用コンデンサ11に向かって放電電流を流す。このとき、コイル11には逆起電力が発生して電流(共振電流)IL2が流れ、電力回収用コンデンサ11に電荷が蓄えられる。

【0047】なお、パネル容量CPのB点の電位Vcp(B)は下がり、この後にパネル容量部を流れる電流は零に達する。

【0048】最後に、図3(f)に示すように、期間fではパネル容量CPのB点の電位Vcp(B)が最低値になるときにFETスイッチ8, 13, 15を開き、FETスイッチ9を閉じる。FETスイッチ9を閉じることにより、パネル容量CPのB点の電位Vcp(B)は零電位にクランプされる。所定の時間の経過後にFETスイッチ12, 14を開じると、電力回収用コンデンサ11に蓄えられた電荷はコイル10を通してパネル容量CPに向かって流れる。このときコイル10の逆起電力により、共振電流IL1が流れ、パネル容量CPが充電される。このとき、パネル容量CPを流れる電流が零に達すると、パネル容量CPのA点での電位Vcp(A)は、電源電圧VS付近まで上昇する。

【0049】以降は期間aからfの繰り返し動作となる。このようにして、電力回収用コンデンサ11に蓄えられた電荷は1サイクルで2回、パネル容量CPの充電に使用される。

【0050】上述した本実施例によれば、パネル容量CP、コイル10, 11、電力回収用コンデンサ11および各FETスイッチ6～9および各FETスイッチ12～15のタイミングを制御した共振動作により、パネル容量CPの充放電電力を削減し、次のサイクルまでの間に、前のサイクルの無効電力の大部分を、少ない部品点数で回収することができる。

【0051】具体的に、本実施例の消費電力の削減について検討する。まず、電源線の電圧VSと流入する直流電流との積より消費電力Pを求め、また従来の駆動回路の消費電力としての $C_p \times VS^2 \times f$ も求めて無効電力の回収率ηを算出すると、回収率η(%)は以下に示す数値にて求められる。

【0052】

【数5】

$$\eta = (1 - P / (C_p \times VS^2 \times f)) \times 100$$

また、本発明回路は、図6に示す従来例の回路と比較すると、電力回収用コンデンサの充放電の経路にダイオードが不要となるので、回収率が向上した。図6に示す従

来例の回路のダイオード31, 33は、電力回収用コンデンサ29の充電経路が、FETスイッチ32を経由し、放電経路がFETスイッチ30を経由するようになっているため、FETスイッチ30, 32の内部寄生ダイオード45, 46が図示の方向に存在するために、逆電流が流れるのを阻止するためのものである。

【0053】本発明回路では、第1の充放電回路2において、FETスイッチ12としてのNチャンネルFETとFETスイッチ14としてのPチャンネルFETを、FETスイッチ12のドレイン端子側をパネル容量CPの一端に、FETスイッチ14のソース端子側を電力回収用コンデンサ5に、向けるように接続することにより、寄生ダイオード41, 43が図示の順方向が相反する向きに接続されている。

【0054】同様に第2の充放電回路3においても、FETスイッチ13としてのNチャンネルFETとFETスイッチ15としてのPチャンネルFETを、FETスイッチ13のドレイン端子側をパネル容量CPの他端に、FETスイッチ15のソース端子側を電力回収用コンデンサ5に、向けるように接続することにより、寄生ダイオード42, 44が図示の順方向が相反する向きに接続されている。

【0055】従って、電力回収用コンデンサの電荷が、期間b, fの場合、第1の充放電回路を経由して、パネル容量CPとの間を流れるのが、第2の充放電回路の方に逆電流が流れることはない。同様に、期間c, eの場合、第2の充放電回路を経由して、パネル容量CPとの間を流れるのが、第1の充放電回路の方に逆電流が流れることはない。

【0056】すなわち、ダイオードが挿入されていると、VFによる抵抗分の電力損失が効いてくる。この抵抗分は、順方向降下電圧VFをダイオードを流れる実効値電流値で除した値に等しい。特にプラズマディスプレイパネルの駆動回路では、維持パルス電圧が、200V近く必要なことや、パネル前面に維持パネル電圧よりもさらに大きな電圧を印加することにより、パネル前面を一度強制的に放電させ、書き込み放電をしやすくするためのプライミングパルスを用いることがある。従って、この部品に挿入するダイオードはプライミングパルス印加電圧より、高い400V耐圧品が必要である。

【0057】一般に耐圧が高いダイオードほど、順方向降下は大きい傾向があり、400V耐圧のものでは少なくとも1.0V以上あり、例えば1A r. m. s. の実効値電流が流れるとすれば、1Ωの抵抗値があることになる。また、ダイオードの順方向降下による抵抗値はFETスイッチ12, 13, 14, 15のオン抵抗値と同程度であり、コイル10, 11自身の内部抵抗値よりはるかに大きいため、抵抗分Rが大きくなり回収率の低下を招くことになる。

【0058】また、図6に示す従来例の回路では、パネ

ルの両電極の部品点数でみると、ダイオード4個全てが不要であり、電力回収用コンデンサも1個ですみ、部品点数の削減が可能であり、FETスイッチの入力端子に加える信号数を、ロジック信号でみると、8個から、6個に削減できる。従って、駆動回路を少ない部品点数で実現できるという効果もある。

【0059】

【発明の効果】以上説明したように、本発明のプラズマディスプレイパネルの駆動回路は、パネル容量の両端に直列に接続される2つの充放電回路部と、4個のスイッチを備えた電圧クランプ部とを有し、パネル容量および2つの充放電回路部で直列共振回路を形成することにより、維持パルスを印加した時に、パネル容量の充放電において発光に寄与しない無効電力の発生を抑え、パネル容量とコイルの共振現象で誘起された電圧による電荷を回収コンデンサに蓄積し、次の維持パルスのサイクルでパネル容量の再充電に使用することができる。パネルの充放電に要する消費電力を低減できるという効果がある。すなわち無効電力を削減することができる。

【0060】また、本発明の駆動回路は、パネルの走査電極および維持電極それぞれに共通駆動とし、スイッチ駆動のための入力駆動パルスの数が6個でよいため、少ない部品点数で実現できるという効果もある。

【0061】加えて、充放電回路の経路に消費電力損失の大きいダイオードがないので、回路全体の消費電力も少なくてすむという効果もある。

【図面の簡単な説明】

【図1】本発明の一実施の形態を示すプラズマディスプレイパネルの駆動回路図である。

【図2】図1におけるパネルの駆動電圧および駆動電流波形特性図である。

【図3】図2における各期間の回収動作説明図である。

【図4】従来の一実施例を説明するためのプラズマディスプレイパネルの平面およびX-X'線断面を示した図である。

【図5】図4の電極配置に着目したプラズマディスプレイパネルの平面図である。

【図6】従来の一実施例を示すプラズマディスプレイパネルの駆動回路図である。

【図7】従来のパネル駆動を説明するためのパルス波形図である。

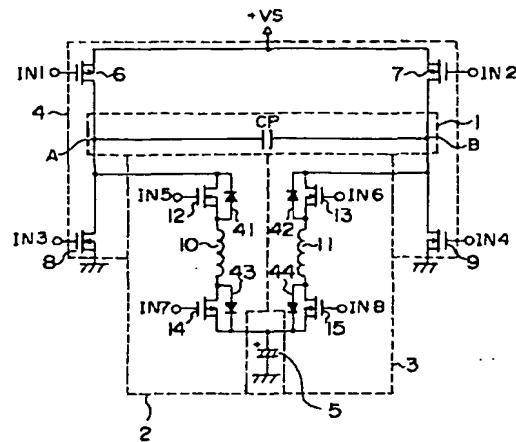
【符号の説明】

- 1 パネル
- 2 第1の充放電回路部
- 3 第2の充放電回路部
- 4 電圧クランプ部
- 5 電力回収用コンデンサ
- 6, 7, 8, 9, 12, 13, 14, 15 FETスイッチ
- 10, 11 コイル

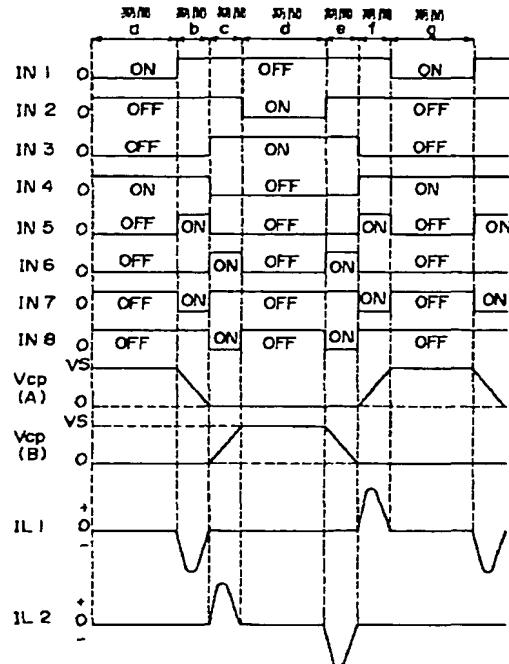
41, 42, 43, 44 FET寄生ダイオード
IN1~INS 入力端子

CP パネル容量

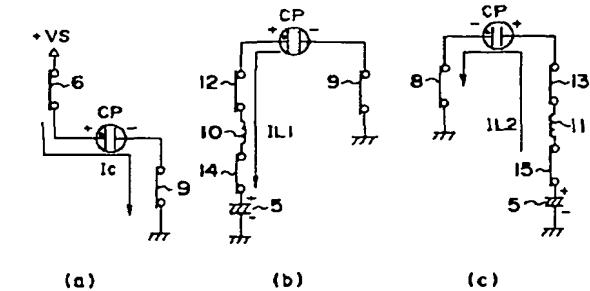
【図1】



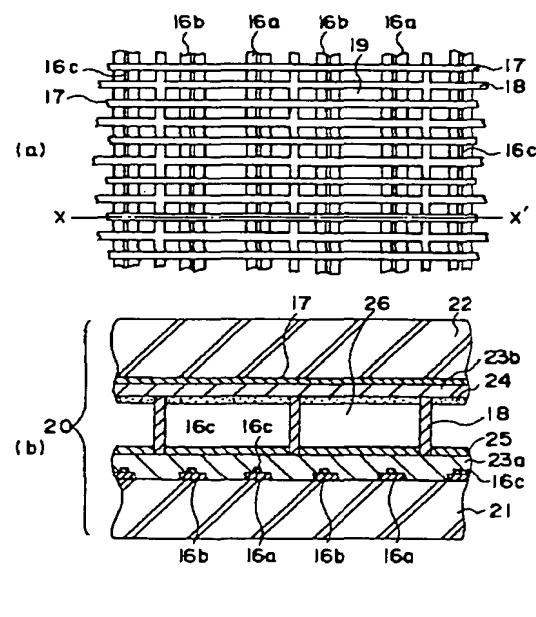
【図2】



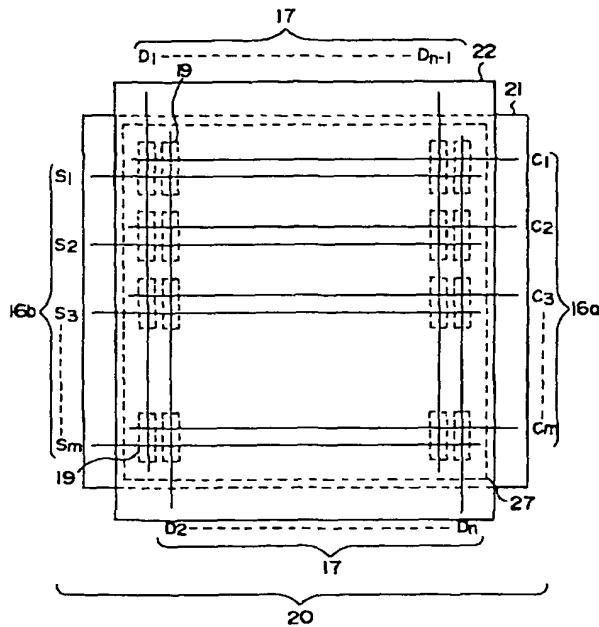
【図3】



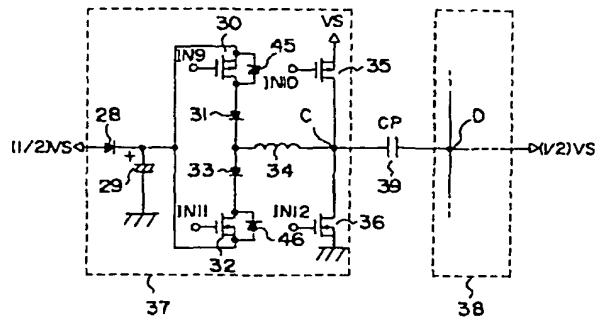
【図4】



【図5】



【図6】



【図7】

